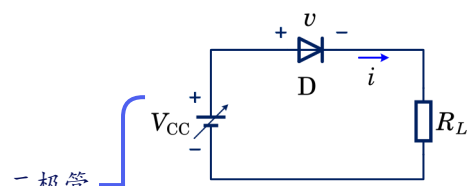


第二章 (1) 门电路

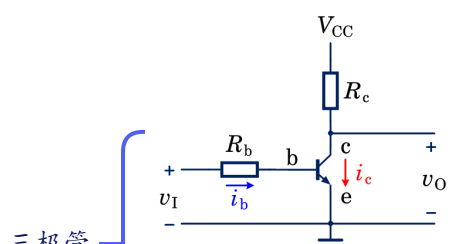
半导体器件的开关特性

正逻辑 — 高电平1, 低电平0



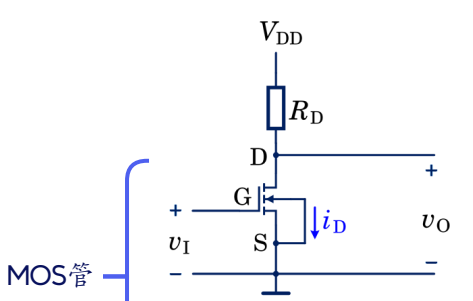
二极管

- 1、输入高电平, 大于导通压降: 导通
- 2、输入低电平, 小于导通压降: 截止
- 3、导通压降: 硅管0.7V (默认), 锗管0.3V
- 4、导通以后: 二极管两端电压 = 0.7V



三极管

- 1、输入高电平1, 三极管导通, 输出低电平0
- 2、输入低电平0, 三极管截止, 输出高电平1
- 3、开关特性: CE之间是由B端电流控制的开关
- 4、导通以后: BE电压 = 0.7V, CE电压 = 0.3V
- 5、特点: 电流控制型器件, 输入电流不为0



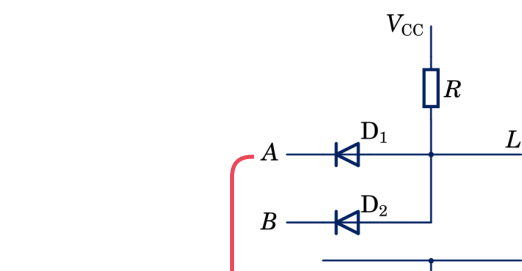
MOS管

- 1、输入高电平1, MOS导通, 输出低电平0
- 2、输入低电平0, MOS截止, 输出高电平1
- 3、开关特性: DS之间是由GS电压控制的开关
- 4、特点: 电压控制型器件, 输入电流为0

分立元件的门电路

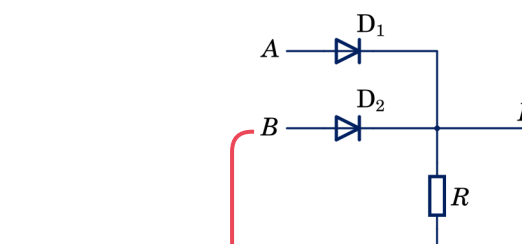
仅了解基本逻辑运算实现, 实际电路中不再使用

可以用来熟悉半导体器件的开关特性



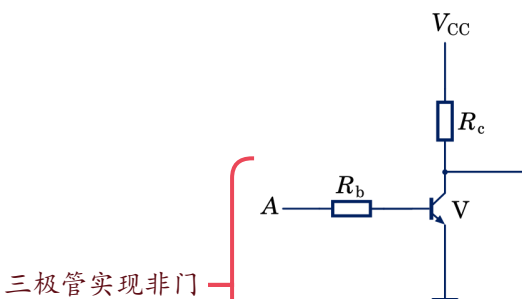
二极管实现与门

| 与门电路工作状态表 |    |    |    |      |
|-----------|----|----|----|------|
| VA        | VB | D1 | D2 | VL   |
| 0V        | 0V | 导通 | 导通 | 0.7V |
| 0V        | 5V | 导通 | 截止 | 0.7V |
| 5V        | 0V | 截止 | 导通 | 0.7V |
| 5V        | 5V | 截止 | 截止 | 5V   |



二极管实现或门

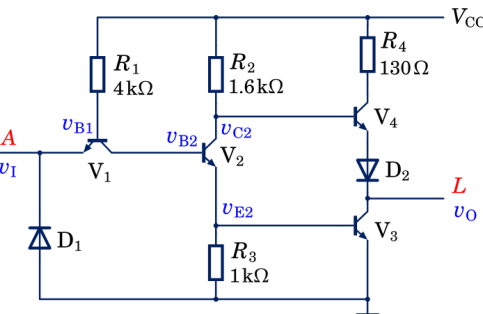
| 或门电路工作状态表 |    |    |    |      |
|-----------|----|----|----|------|
| VA        | VB | D1 | D2 | VL   |
| 0V        | 0V | 截止 | 截止 | 0V   |
| 0V        | 5V | 截止 | 导通 | 4.3V |
| 5V        | 0V | 导通 | 截止 | 4.3V |
| 5V        | 5V | 导通 | 导通 | 4.3V |



三极管实现非门

| 非门电路工作状态表 |    |      |
|-----------|----|------|
| VA        | V  | VL   |
| 0V        | 截止 | 5V   |
| 5V        | 导通 | 0.3V |

TTL门电路



- 1、输入低电平, V3截止、V4导通, 输出高电平
- 2、输入高电平, V3导通、V4截止, 输出低电平
- 3、特点: V3和V4构成互补双开关, 为推挽输出

工作原理

非门

- 电压传输特性
- 四段: 截止区、线性区、转折区、饱和区
  - 关门电压: 输入低电平上限
  - 开门电压: 输入高电平下限
  - 噪声容限: 输入电平允许波动的范围

- 输入特性 — 电流
- 输入低电平时, 电流流出, 典型值1mA
  - 输入高电平时, 电流流入, < 0.04mA

- 输出特性 — 电流
- 输出高电平时, 电流流出, < 0.4mA
  - 输出低电平时, 电流流入, 典型值16mA

- 扇出系数计算
- 输出高电平扇出系数:  $N_{OH} = n' \leq \frac{I_{OH(max)}}{I_{IH}}$
  - 输出低电平扇出系数:  $N_{OL} = n \leq \frac{I_{OL(max)}}{|I_{IL}|}$
  - 扇出系数 (带负载能力):  $N = \min\{N_{OH}, N_{OL}\}$

- 输入负载特性
- 输入端串联电阻接地, 不同阻值影响输入电平
  - $R_p < 0.91k\Omega$  时, 认为接入低电平; 关门电阻  $R_{OFF}$
  - $R_p > 1.93k\Omega$  时, 认为接入高电平; 开门电阻  $R_{ON}$

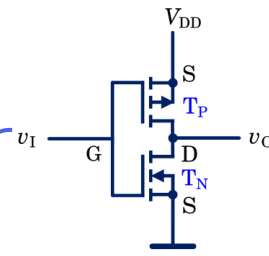
- 动态特性 — 从输入到输出, 存在传输延迟时间

其他逻辑功能的TTL门

- 工作原理 — 由非门修改而来
- 外特性
- 几乎与非门相同
  - 不同点: 求扇出系数采用的输入电流
    - 与非门: 输入低, 按门算; 输入高, 按端子
    - 或非门: 输入低, 按端子; 输入高, 按门算

- 其他特殊功能的门
- OC门
    - 举例: OC与非门  $L = AB$
    - 特点 — 集电极开路, 输出端可以线与 (直接并联)
    - 使用 — 需在输出端外接电源和上拉电阻
  - 三态门
    - 三态: 除0和1之外, 出现第三种状态——高阻态
    - 举例: 三态与非门
    - 特点: 增加使能端EN
      - 使能端有效时, 门电路正常工作
      - 使能端无效时, 门电路禁止工作
      - EN端子没有圈, 高电平1有效
      - EN端子存在圈, 低电平0有效
    - 应用
      - 总线结构的数据传输
      - 双向数据传输

CMOS门电路



- 1、输入低电平、TN截止、TP导通, 输出高电平
- 2、输入高电平, TN导通、TP截止, 输出低电平
- 3、特点: TN和TP构成互补双开关, 为推挽输出

工作原理

非门

- 电压传输特性
- 三段: 截止区、转折区、饱和区
  - 低电平噪声容限  $V_{NL} = \frac{1}{2}V_{DD}$
  - 高电平噪声容限  $V_{NH} = \frac{1}{2}V_{DD}$
  - 门槛电压  $V_{TH} = \frac{1}{2}V_{DD}$

- 电流传输特性
- 1、门槛电压附近TN和TP同时导通, 有短暂电流
  - 2、其他地方, 电流为0
- 

- 输入特性 — 电流 — 恒为0
- 扇出系数 — 通常无需计算, 很大 (带负载能力强)
- 输入负载特性
- 输入端串联电阻接地: 为低电平 (与阻值无关)
  - 输入端不能悬空 (悬空时易受干扰)
- 动态特性
- 从输入到输出, 存在传输延迟时间
  - 动态功耗与交流信号频率及输入电压有关

其他逻辑功能的CMOS门

- 工作原理 — 由非门修改而来
- 外特性 — 几乎与非门相同

- 其他特殊功能的门
- OD门
    - 举例: OD与非门  $L = AB$
    - 特点 — 漏极开路, 输出端可以线与 (直接并联)
    - 使用 — 需在输出端外接电源和上拉电阻
  - 三态门 — 功能、种类、符号等同TTL三态门相同
  - 传输门
    - 1、若C=1, 门导通
    - 2、若C=0, 门截止
    - 3、特点: 不分方向, 可构成双向模拟开关

门电路的正确使用

仅作参考, 具体以产品手册为准

| 第零部分<br>(字母) | 第一部分<br>(字母) | 第二部分<br>(数字或字母)   | 第三部分<br>(字母)    | 第四部分<br>(字母)     |
|--------------|--------------|-------------------|-----------------|------------------|
| 国家或制造商       | 类型           | 器件系列和品种代号         | 工作温度<br>范围/°C   | 封装形式             |
| C 中国制造       | T TTL        | 74 民用 LS 低功耗肖特基电路 | 00 四2输入与非门      | C 0~70 W 陶瓷扁平    |
| CD 美国无线电     | C CMOS       | 54 军用 AS 先进肖特基电路  | 01 四2输入与非门 (OC) | E -40~85 B 塑料扁平  |
| TC 日本东芝      | H HTL        | S 肖特基电路           | R -55~85        | D 陶瓷直插           |
| MC1 摩托罗拉     | E ECL        | HC 高速CMOS         | 02 四2输入或非门      | M -55~125 P 塑料直插 |
| SN 美国TEXAS   | M 存储器        | HCT 与TTL兼容CMOS    | 04 六反相器         | R -55~125 K 金属菱形 |
|              | J 接口电路       | 40 4000系列         | 08 四2输入与门       | T 金属圆形           |
|              |              |                   | 20 双四输入与非门      |                  |

- 电源电压
- TTL电路: 5V (上下10%)
  - CMOS电路: 3~18V
- 多余输入端
- 不改变逻辑关系时: 多余端子并联
  - 特定逻辑关系要求: 接地、接高电平
- 输出端处理
- 普通TTL和CMOS输出不允许直接并联
  - OC门或OD门输出可以直接并联, 但是要外接上拉电阻和电源
  - 三态门输出端可以并联使用, 但是任一时刻, 仅一个三态门使能端有效
- 提高驱动能力
- 通过电流放大器驱动TTL电路
  - 通过CMOS电路驱动TTL电路
  - 将CMOS门电路并联, 提高驱动能力