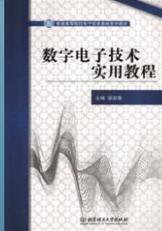




江苏师范大学  
JIANGSU NORMAL UNIVERSITY



电气工程及自动化学院  
SCHOOL OF ELECTRICAL ENGINEERING AND AUTOMATION

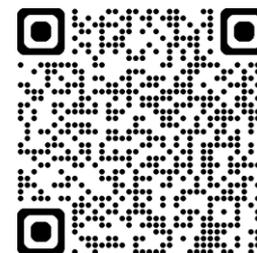


数电  
技术



# 第6章 半导体存储器

李灿 | 12#503A | lic@jsnu.edu.cn | <https://sslic.cn>





# 第6章 半导体存储器

- 半导体存储器的结构及容量
- 存储器集成芯片



# 6.1 半导体存储器的结构及容量

## ■ 存储器的类型

### ✧ 内部存储器

- ROM
- RAM
- 高速缓存（Cache）

### ✧ 外部存储器

- 磁性存储设备（硬盘、磁带）
- 光学存储设备（CD、DVD、BD）
- 固态存储设备（SSD、U盘、SD卡）

## ■ 半导体存储器

### ✧ 能存储大量二值信息的半导体器件



# 6.1 半导体存储器的结构及容量

## 一、 半导体存储器的分类

### ✧ 按照功能和结构划分

- 只读存储器（**ROM**）
- 随机读/写存储器（**RAM**）
- 闪存（**flash**）

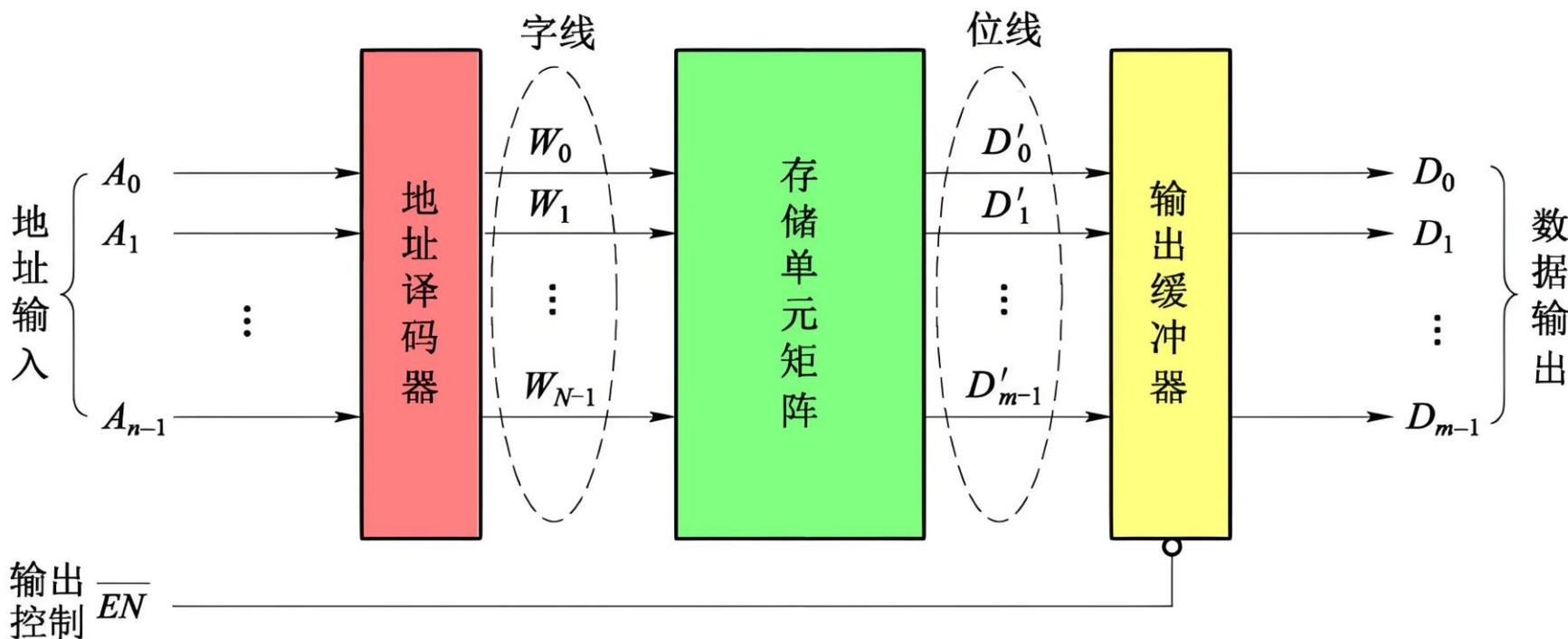


名称		描述
RAM 易失	<b>SRAM</b>	静态随机存储器，不需要刷新电路，速度非常快，集成度较低，价格昂贵，主要应用于缓存或者类似缓存的场合，如TCM
	DRAM	动态随机存储器，需要刷新电路，速度较快，集成度较高，应用于主存
	<b>SDRAM</b>	同步动态随机存储器，需要刷新电路，集成度非常高，速度比DRAM快，一般的嵌入式产品里面的主存都是用的SDRAM，如DDR系列内存条
ROM 非易失	PROM	可编程只读存储器，只能写一次
	EPROM	可擦除可编程只读存储器，在芯片的上面有个窗口，通过紫外线的照射来擦除数据
	<b>EEPROM</b>	电可擦除可编程只读存储器，比EPROM先进点，可以用电来擦除数据
Flash 电擦写	<b>Nand 与非</b>	采用串行接口，CPU从里面读取数据的速度很慢，用Nand做闪存时，必须把Nand里面的数据先读到主存，然后CPU才能够执行。大量应用于固态硬盘SSD和U盘等消费级产品（SLC、MLC、TLC、QLC、3D NAND、eMMC/UFS）
	<b>Nor 或非</b>	采用并行接口，读取速度比Nand快很多倍，程序可以直接在Nor里面运行。但其擦除速度比较慢，集成度低，成本高。一般用在代码量小的嵌入式产品方面

# 6.1 半导体存储器的结构及容量

## 二. 半导体存储器结构

### ✧ ROM结构

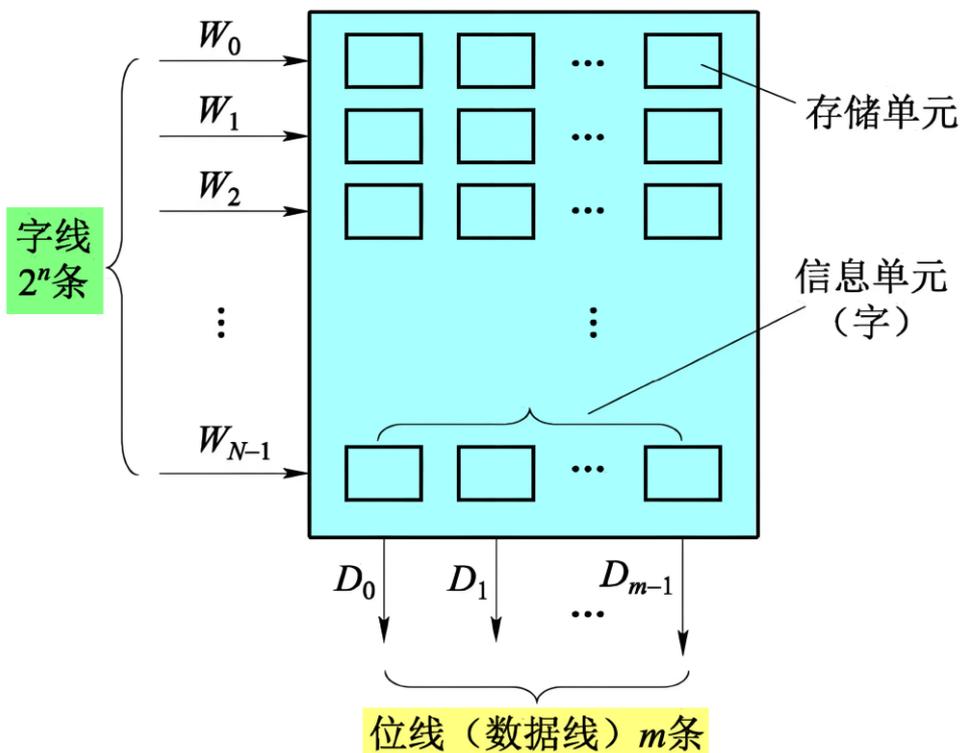


- ①  $n$  条地址线经过译码器获得  $2^n$  条控制线（字线：决定哪一行数据被读取）
- ②  $m$  条位线控制  $m$  个为一组的数据被输出（位线：决定哪一列数据被输出）

# 6.1 半导体存储器的结构及容量

## 二. 半导体存储器结构

### ✧ ROM结构

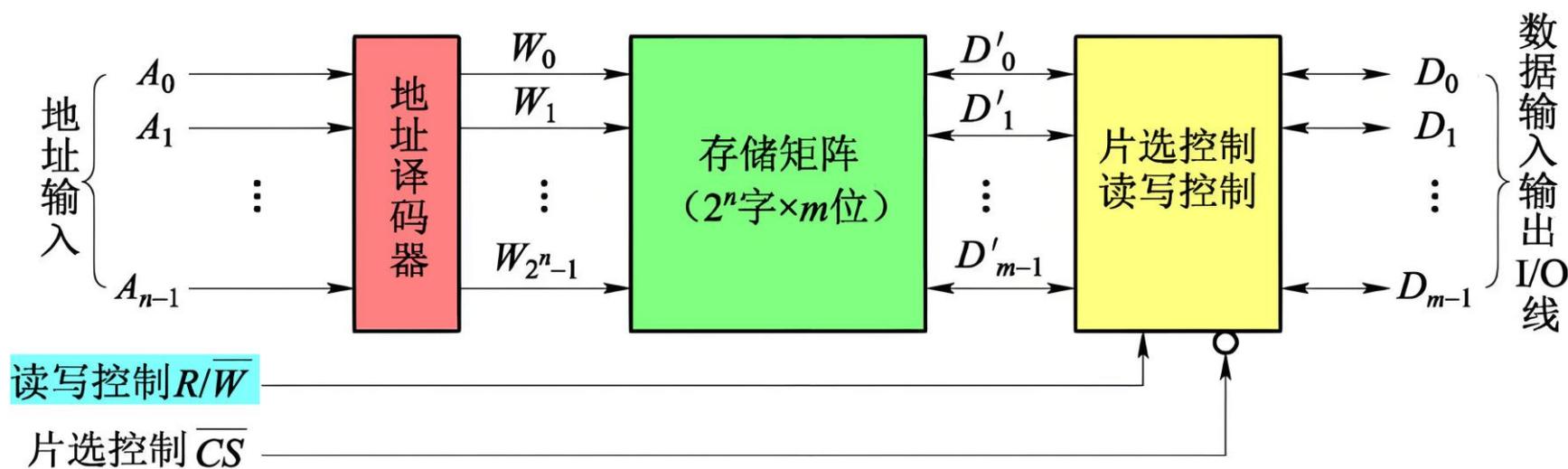


- ①  $n$  条地址线经过译码器获得  $2^n$  条控制线 (字线: 决定哪一行数据被读取)
- ②  $m$  条位线控制  $m$  个为一组的数据被输出 (位线: 决定哪一列数据被输出)

# 6.1 半导体存储器的结构及容量

## 二. 半导体存储器结构

### ✧ RAM结构



- ①  $n$  条地址线经过译码器获得  $2^n$  条控制线 (字线: 决定哪一行数据被读/写)
- ②  $m$  条位线控制  $m$  个为一组的数据被读/写 (位线: 决定哪一列数据被读/写)



# 6.1 半导体存储器的结构及容量

## 三. 半导体存储器容量

◇ 存储器所能存储的二值信息的数量

- 容量 = 字数 × 位数
- 若存储器有  $n$  条地址线， $m$  条数据线，则

$$\text{存储容量} = (2^n \times m) \text{ bit}$$

◇ 单位换算

$$1\text{K} = 1024\text{b} = 2^{10}\text{b} \quad 1\text{M} = 1024\text{K} = 2^{10}\text{K} \quad 1\text{G} = 1024\text{M} = 2^{10}\text{M}$$

◇ 举例

- ① 若存储容量为  $2048 \times 8$ ，它有 2048 个字，每个字的字长是 8 位
- ② 一片 10 位地址码、8 位输出的存储芯片，其存储矩阵的容量为

$$2^{10} \times 8 = 1024 \times 8 = 8\text{K}$$



# 6.1 半导体存储器的结构及容量

## 三. 半导体存储器容量

### ◇ 存储容量的扩展

- 位扩展
- 字扩展
- 字长和位数同时扩展

### ◇ 容量扩展的计算

$$\text{片数} N = \frac{\text{总存储容量}}{\text{单片存储容量}}$$

### ◇ 举例

✎ 用  $8\text{K} \times 8$  的 RAM 芯片扩展成  $64\text{K} \times 16$  的 RAM, 问: 需要几片?

$$\text{片数} N = \frac{64\text{K} \times 16}{8\text{K} \times 8} = 16$$

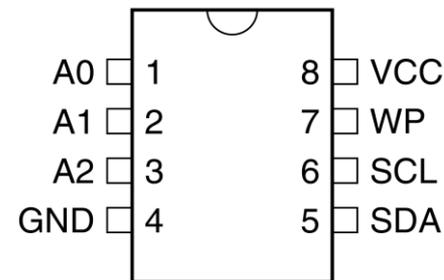
# 6.2 存储器集成芯片

## ■ EEPROM举例

### ✧ AT24C02

1. 由Microchip（原Atmel）公司生产的I<sup>2</sup>C接口**串行E<sup>2</sup>PROM**
2. 广泛应用于电子产品的配置参数存储、实时时钟参数保存等
3. 容量为**2Kbit（256 × 8位）**，具有工作电压范围宽、擦写寿命长（约100万次）、数据保留时间久（典型值100年）等特点
4. 采用**8引脚DIP或SOIC封装**

引脚	符号	功能描述
1-3	A0-A2	器件地址引脚，用于 I <sup>2</sup> C 总线地址配置
4	GND	接地
5	SDA	I <sup>2</sup> C 数据输入 / 输出引脚
6	SCL	I <sup>2</sup> C 时钟输入引脚
7	WP	写保护引脚（高电平时写保护）
8	VCC	电源（典型值 5V 或 3.3V）



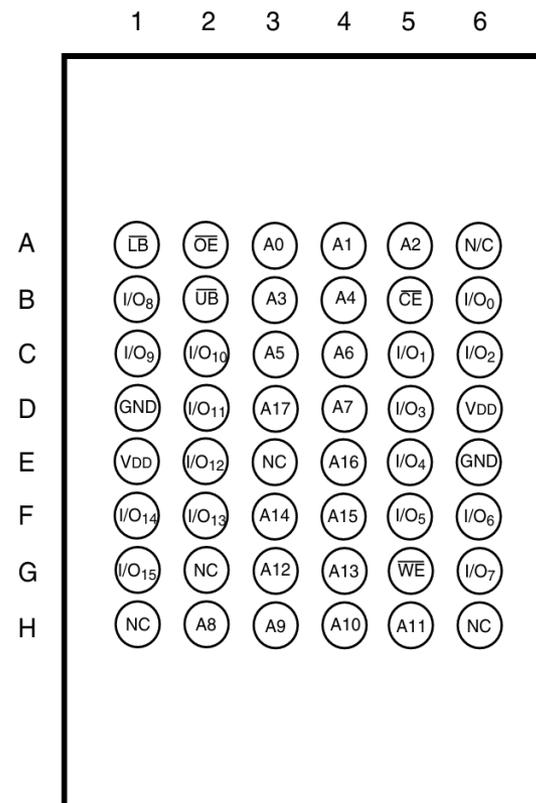
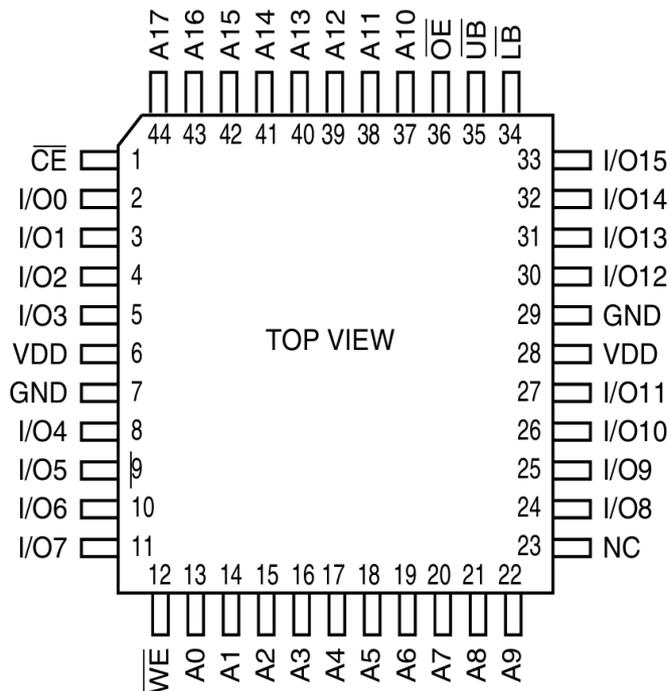
# 6.2 存储器集成芯片

## ■ SRAM举例

### ✧ IS61LV25616AL-10TLI



- 由ISSI（芯成半导体）设计制造，支持4Mbit（256K×16）位存储结构，属于高速低功耗SRAM芯片



# 6.2 存储器集成芯片

## ■ SRAM举例

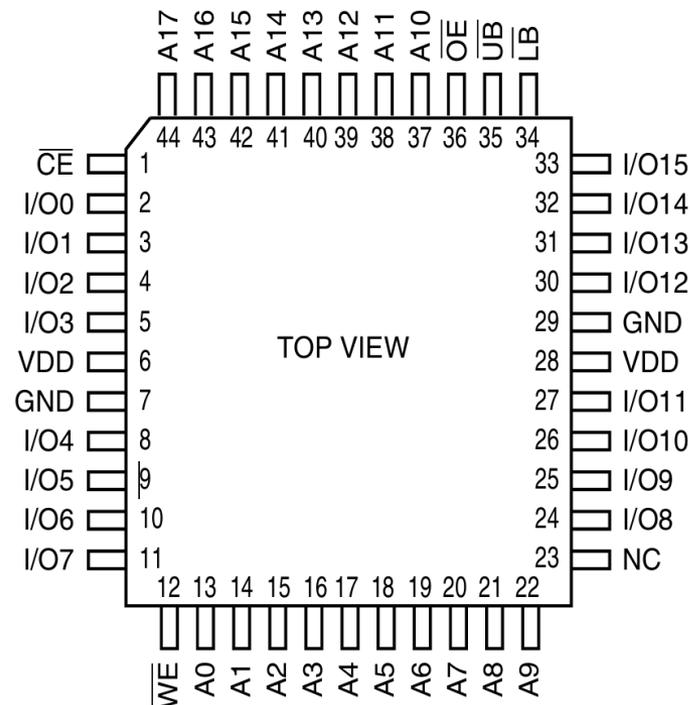
### ✧ IS61LV25616AL-10TLI

- 44 引脚 TSOP-II (薄型小外形封装)
- 48 引脚 MiniBGA (微型球栅阵列)



### PIN DESCRIPTIONS

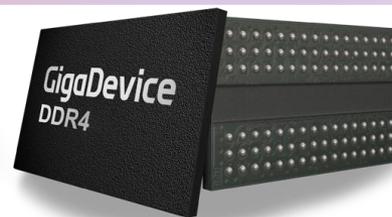
A0-A17	Address Inputs
I/O0-I/O15	Data Inputs/Outputs
$\overline{CE}$	Chip Enable Input
$\overline{OE}$	Output Enable Input
$\overline{WE}$	Write Enable Input
$\overline{LB}$	Lower-byte Control (I/O0-I/O7)
$\overline{UB}$	Upper-byte Control (I/O8-I/O15)
NC	No Connection
V <sub>DD</sub>	Power
GND	Ground



# 6.2 存储器集成芯片

## ■ SDRAM 举例

### ✧ GDQ2BFAA 系列



1. 兆易创新设计制造，4Gbit (512M×8) 位存储结构，DDR4
2. 常用于智能家居、车载、安防、工业控制等利基市场
3. 主要特性：宽温、低功耗、小容量
4. 78 引脚 FBGA (倒装芯片球栅阵列)

Part Number	Organization	Data Rate	CL-trCD-trRP
GDQ2A8AA-CE	512Mb x8	2400Mbps	17-17-17
GDQ2A8AA-CQ	512Mb x8	2666Mbps	19-19-19
GDQ2A8AA-CJ	512Mb x8	3200Mbps	22-22-22
GDQ2A8AA-WQ	512Mb x8	2666Mbps	19-19-19
GDQ2A8AA-WJ	512Mb x8	3200Mbps	22-22-22

# 6.2 存储器集成芯片

## ■ flash举例

### ✧ 长江存储



企业级固态硬盘



商用消费级固态硬盘



eMMC嵌入式存储



UFS嵌入式存储