

第 4 次作业（参考答案）

1. 在自动驾驶汽车的底层线控底盘系统中，刹车执行器的硬件使能信号 L 由前向毫米波雷达 X 、视觉感知置信度 Y 和驾驶员干预标志 Z 综合决定。为了保证极高的实时性，该模块未采用时序同步，而是采用纯组合逻辑电路，其控制表达式为：

$$L = XY + \bar{X}Z$$

- (1) 请简要解释，当变量 Y 和 Z 处于何种固定状态时，变量 X 的状态翻转会在此电路中引发逻辑冒险？该冒险是属于“0 型”冒险还是“1 型”冒险？
- (2) 采用增加冗余项的方法消除该冒险，写出修改后的无险逻辑表达式，并画出消除冒险后的逻辑门电路图（要求仅用“与非门”实现）。

答：（1）当 $Y=1$ 且 $Z=1$ 时，表达式退化为 $L = X + \bar{X}$ 。理想状态下 $X + \bar{X} = 1$ ，但在实际电路中，信号经过非门产生 \bar{X} 的过程中存在传输延迟 t_{pd} 。当 X 从 1 跳变到 0 时， \bar{X} 无法瞬间变为 1，导致在 t_{pd} 时间内 X 和 \bar{X} 同时为 0，从而引发逻辑冒险。由于此时 L 端本来是 1，但出现了短暂的 0（负脉冲），因此该冒险属于“0 型”冒险。

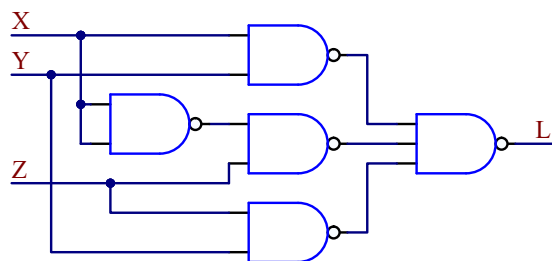
（2）通过画卡诺图的方式，找到相切卡诺圈，通过增加冗余项 YZ （图中红色虚线卡诺圈，**直接用公式法也可以**）消除相切：

L	YZ	00	01	11	10
X	0		1	1	
1	1		1	1	

修改后的表达式为

$$L = XY + \bar{X}Z + YZ = \overline{\overline{XY} \cdot \overline{\bar{X}Z} \cdot \overline{YZ}}$$

逻辑电路图为



2. 某微电网智能路由器需要根据三个状态变量决定能量流向：光伏发电充裕度 S 、储能电池余量 B 、电网实时峰谷电价 G 。系统需同时输出两个决策信号：
 $Y_1(S, B, G) = \sum m(1, 2, 4, 7)$ ，表示向大电网卖电的动作指令。
 $Y_2(S, B, G) = \sum m(0, 3, 5, 6)$ ，表示启动负荷侧切断的保护指令。请完成以下任务：

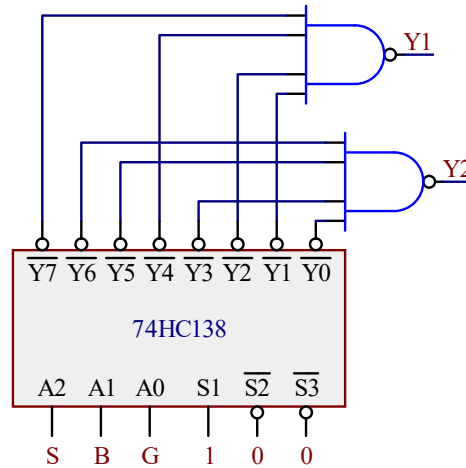
- (1) 若使用一片 3 线/8 线译码器 74HC138 配合少量与非门实现，请写出 Y_1 和 Y_2 的表达式并画出同时产生 Y_1 和 Y_2 的电路图。
- (2) 若仅使用 8 选 1 数据选择器 74HC151 实现，需要几片这样的芯片，请画出同时产生 Y_1 和 Y_2 的电路图。
- (3) 若仅使用一片双 4 选 1 数据选择器 74HC153 实现，以 S 和 B 作为地址输入，请用降维法给出电路设计分析过程，并画出同时产生 Y_1 和 Y_2 的电路图。
- (4) 请结合上述设计，分别说明采用译码器和数据选择器两种实现方案的特点。

答：(1) 74HC138 输出为低电平有效，则利用反演律可得

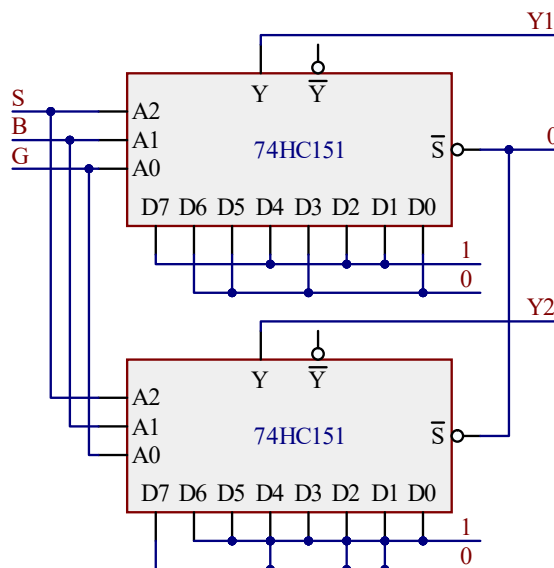
$$Y_1 = m_1 + m_2 + m_4 + m_7 = \overline{\overline{m_1} \cdot \overline{m_2} \cdot \overline{m_4} \cdot \overline{m_7}}$$

$$Y_2 = m_0 + m_3 + m_5 + m_6 = \overline{\overline{m_0} \cdot \overline{m_3} \cdot \overline{m_5} \cdot \overline{m_6}}$$

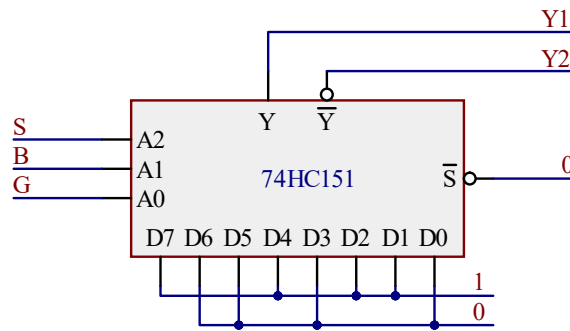
电路图如下



(2) **解法 1：**使用 74HC151 时需要 2 片（因为每一个数据选择器仅有一位输出，而一片 74HC151 芯片里面就只要有一个八选一数据选择器），具体电路图如下



(2) **解法 2:** 使用 74HC151 时需要 1 片 (此题的输出逻辑比较特殊, Y_1 和 Y_2 刚好为互补的关系, 即 $Y_2 = \bar{Y}_1$), 具体电路图如下



【注: 当不是本题这种完美的逻辑巧合时, 基于 151 芯片需要用解法 1 来实现, 比如课件上的最后一个例题, $Y_1 = \sum m(1, 2, 4, 7)$, $Y_2 = \sum m(0, 3, 6, 7)$ 。】

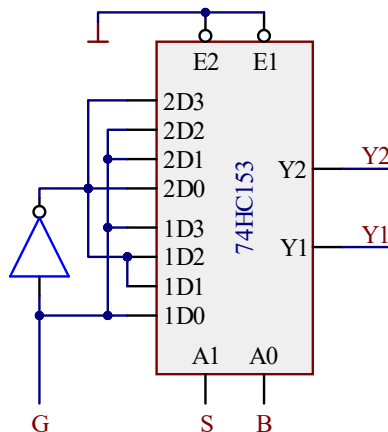
(3) 使用双 4 选 1 的 74HC153 实现时, 由于每个 4 选 1 数据选择器仅有 2 个地址输入, 故需要采用降维法。令 $A_1 = S$, $A_0 = B$, 则有

$$\begin{aligned} Y_1 &= m_1 + m_2 + m_4 + m_7 \\ &= \bar{S}\bar{B}G + \bar{S}B\bar{G} + S\bar{B}\bar{G} + SBG \\ &= \bar{A}_1\bar{A}_0G + \bar{A}_1A_0\bar{G} + A_1\bar{A}_0\bar{G} + A_1A_0G \end{aligned}$$

而 4 选 1 数据选择器的逻辑表达式为

$$Y_1 = \bar{A}_1\bar{A}_0D_0 + \bar{A}_1A_0D_1 + A_1\bar{A}_0D_2 + A_1A_0D_3$$

对比可知, 要实现 Y_1 , 只需将 S 接入 A_1 , 将 B 接入 A_0 , 并将第 1 个数据选择器的数据输入端接 $D_0 = D_3 = G$, $D_1 = D_2 = \bar{G}$ 。类似地分析, 实现 $Y_2 = m_0 + m_3 + m_5 + m_6$ 时, 只需在第 2 个数据选择器的数据输入端接 $D_0 = D_3 = \bar{G}$ 和 $D_1 = D_2 = G$ 即可。具体电路图如下



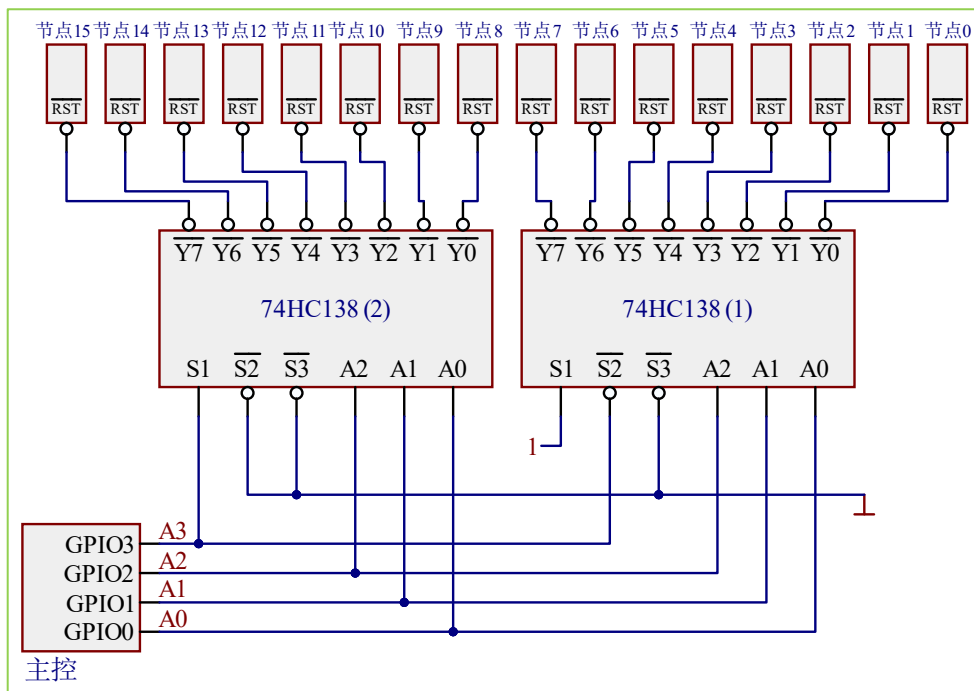
(4) 采用译码器设计的方案硬件利用率高, 其生成的最小项可由多个输出函数共享, 具有较强的扩展性; 而数据选择器方案设计更为直观, 本例中的 8 选 1 模式无需化简即可

实现逻辑（对应数据选择器地址位数等于逻辑函数的变量个数），双 4 选 1 模式则能通过降维法在单片内集成双输出，在实现特定少输出逻辑时更加简单灵活。

3. 在无人机集群实验中，主控上位机需向 16 台底层无人机节点发送硬件复位脉冲。由于主控芯片的 GPIO 引脚资源有限，无法直接提供 16 根独立选通线。为节省引脚，系统拟通过一条 4 位地址总线 $A_3A_2A_1A_0$ (A_3 为最高位) 配合译码电路，实现对 16 个节点的空间寻址选通 ($Y_0 \sim Y_{15}$)。请完成：

- (1) 利用两片 3 线/8 线译码器 74HC138，设计并画出一个 4 线/16 线译码器系统（在给定的方框图中完成连线）。
- (2) 简要说明如何利用最高位地址 A_3 来控制两片芯片，在不使用额外逻辑门的情况下实现其互斥选通。
- (3) 若主控总线发送地址代码为 1011，此时两片 74HC138 分别处于什么状态（工作或禁用）？指出最终被选通的是哪一个无人机节点？

答：（1）电路图如下



(2) 将最高位地址 A_3 分别连接至片 1 的低有效使能端 $\overline{S_2}$ 和片 2 的高有效使能端 S_1 ，利用同一信号对不同性质使能端的控制实现逻辑互斥。当 $A_3 = 0$ 时，片 1 获得有效低电平进入工作状态，负责 0~7 号节点寻址，而片 2 因高电平缺失被禁用；当 $A_3 = 1$ 时，片 2 获得有效高电平开始正常译码，负责 8~15 号节点寻址，片 1 则相应被禁用，从而确保全地址范围内仅有一片工作。

- (3) 主控发送 1011 时，片 2 正常译码，片 1 禁用，选通的是无人机节点 11。
4. 在某仓储 AGV 小车的仪表盘使用两位七段数码管实时显示电池余量 (00~99)，驱动芯片选用 BCD-七段显示译码器 74LS48，该芯片高电平驱动有效，接共阴极。请回答：
- (1) 当电池余量为 5%，即个位芯片的 BCD 输入代码为 0101 时，数码管的哪些段 (a、b、c、d、e、f、g) 应被点亮？请写出此时 74LS48 输出引脚的电平状态。
 - (2) 在系统刚上电时，为了检查数码管各段是否能正常发光，应将 74LS48 的哪个控制引脚接入什么电平？
 - (3) 为了提升人机交互体验，要求实现“动态灭零”功能，即十位出现数字 0 时不显示 (例如电量 05 时，仅个位显示 5；电量为 00 时，仅个位显示 0)。请问这两片 74LS48 芯片的灭零引脚该如何处理？
 - (4) 在其他应用场景中，如果需要 4 个数码管显示，想要实现高 3 位“动态灭零”，简述该如何实现 (假设从高位到低位的 4 片译码芯片编号为片 4、片 3、片 2、片 1)，并画出电路图。

答：(1) 根据数码管的字形，要显示数字 5，需要将数码管的 a、c、d、f、g 段点亮，此时 a、c、d、f、g 引脚为高电平，b、e 引脚为低电平。

(2) 应将试灯引脚 \overline{LT} 接入低电平。

(3) 应将十位数码管对应的芯片灭零引脚 \overline{RBI} 接入低电平，当输入为 0000 时，芯片自动熄灭该数码管；应将个位数码管对应的芯片灭零引脚 \overline{RBI} 接入高电平，个位的 0 正常显示。

(4) 采用高位优先的级联方式。将片 4 的 \overline{RBI} 接低电平以开启灭零功能；随后将片 4 的 \overline{RBO} 接至片 3 的 \overline{RBI} ，片 3 的 \overline{RBO} 接至片 2 的 \overline{RBI} 。当高位因输入 0 而灭零时，其 \overline{RBO} 输出的低电平将继续使能下一位的灭零逻辑。个位正常显示，故片 1 接 \overline{RBI} 接高电平。电路图如下

