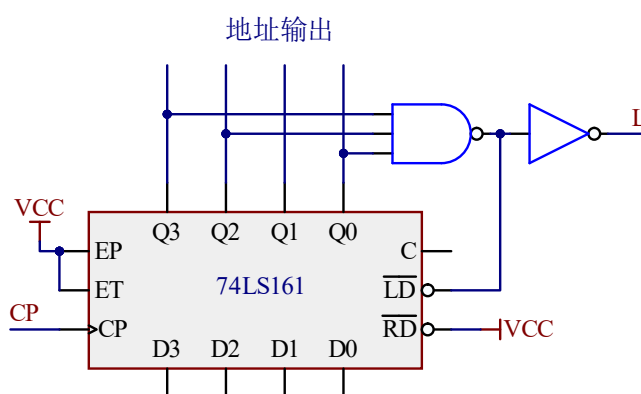


第 7 次作业（参考答案）

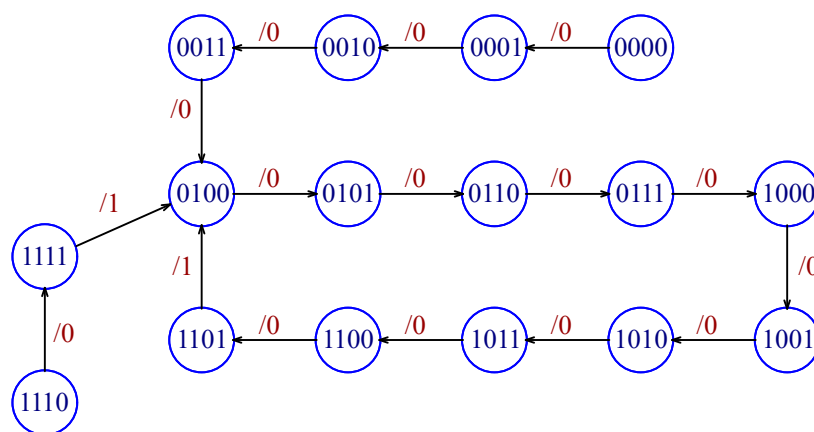
1. 在某嵌入式系统的硬件接口设计中，为了避开地址空间前部的系统保留区，工程师设计了一个基于 74LS161 的循环地址发生器。要求该电路从 4 号地址开始计数，循环产生 10 个连续的有效地址后返回起始地址。电路原理图描述如下，请完成相关分析：

- (1) 图中 $D_3D_2D_1D_0$ 端应分别接入什么电平？
- (2) 当输出 $Q_3Q_2Q_1Q_0$ 为何值时， \overline{LD} 端会获得有效的低电平信号？对应十进制数多少？
- (3) 画出该电路的状态转换图，并说明是否有自启动功能。
- (4) 若要将此电路改为“模 9”计数器，且保持预置数 4 不变，电路该如何修改？



答：根据电路图

- (1) D_3 、 D_1 、 D_0 端接低电平， D_2 端接高电平。
- (2) 当输出 $Q_3Q_2Q_1Q_0$ 为 1101 时置数，此时对应十进制 13。
- (3) 状态转换图如下



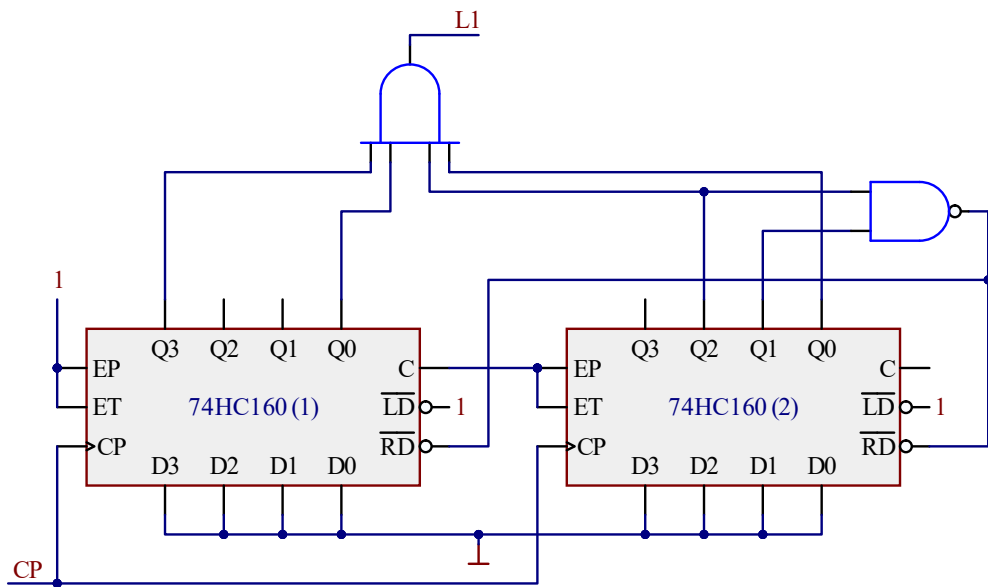
由状态转换图可知，意外进入非有效状态后，经过有限个时钟周期后，能够进入有效循环内，故具有自启动能力。

- (4) 将与非门的输入端修改为仅连接 Q_3 和 Q_2 ，断开与 Q_0 的连接。
2. 请采用两片 74HC160 和整体清零法，分别完成以下数字钟电路的设计：

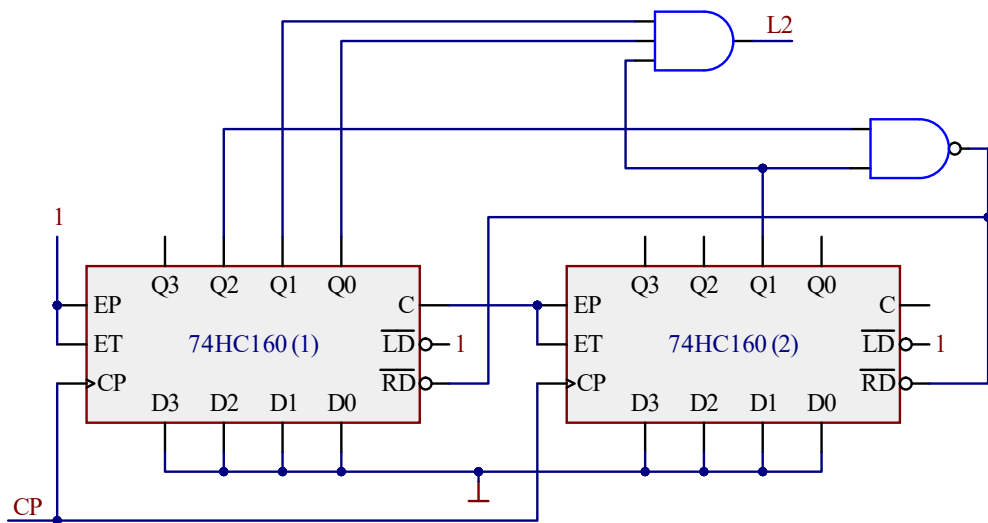
- (1) 实现“分钟”计数电路，并产生进位输出 L_1 。（画出电路图）
- (2) 实现“小时”计数（要求为 24 小时制），并产生进位输出 L_2 。（画出电路图）
- (3) 分钟计数电路的进位输出 L_1 应该接小时计数电路的哪个引脚？（无需画图）

答：根据 74HC160 的功能表和整体清零法，先将两片 160 芯片接成 100 进制计数器，片 1 为个位，片 2 为十位，再进行整体异步清零。

- (1) 分钟计数为 60 进制，计数范围为 00~59，异步清零发生在 60，进位发生在 59。电路图如下



- (2) 时钟计数为 24 进制，计数范围为 00~23，异步清零发生在 24，进位发生在 23。电路图如下



- (3) 分钟电路进位输出 L_1 接至小时计数电路“个位”芯片的计数使能端 EP 和 ET。